

(19)日本国特許庁 (J P)

(12) 公開実用新案公報 (U)

(11)実用新案出願公開番号

実開平6-45307

(43)公開日 平成 6 年(1994) 6 月14日

(51)Int.Cl.<sup>4</sup>

H 0 1 F 17/00

識別記号

庁内整理番号

F I

技術表示箇所

Z 8123-5E

審査請求 未請求 請求項の数 3 (全 4 頁)

(21)出願番号 実願平4-86322

(22)出願日 平成 4 年(1992)11月20日

(71)出願人 000204284

太陽誘電株式会社

東京都台東区上野 6 丁目16番20号

(72)考案者 藤本 正之

東京都台東区上野 6 丁目16番20号 太陽誘電株式会社内

(72)考案者 関口 象一

東京都台東区上野 6 丁目16番20号 太陽誘電株式会社内

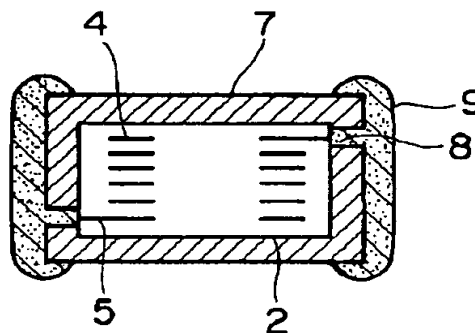
(74)代理人 弁理士 丸岡 政彦

(54)【考案の名称】 積層チップインダクタ

(57)【要約】

【目的】 コイル導体が磁性体に接して埋設されているために発生する焼成時の内部応力やハンダ付けなどの外部応力に影響されず、したがってインダクタンス値が変動することなく、偏差が± 0～5 %の狭偏差タイプの積層チップインダクタの提供。

【構成】 非磁性体セラミック材料を用い、従来の積層工法により積層される非磁性体シート 2 によって形成される積層体内に周回する内部導体 4 が内設されており、コイル導体の外部電極 9 への引き出し穴を除く該積層体の全表面に印刷またはディッピングにより磁性体コート 7 が施され、焼成後、端面に外部電極が付与されていることを特徴とする。



1

## 【実用新案登録請求の範囲】

【請求項1】 セラミックシートと内部導体とを積層して得られる積層体において、積層されたセラミックシートによって積層チップの骨格を形成し、内部導体によって積層チップ内にコイル導体を形成し、その始端と終端とがそれぞれ別の外部電極端子に接続してなる積層チップインダクタであって、上記セラミックシートが非磁性体シートであり、上記コイル導体の外部電極端子への引き出し穴を除く上記積層体の全表面に磁性体のコートが形成されていることを特徴とする積層チップインダクタ。

【請求項2】 セラミックシートと内部導体とを積層して得られる積層体において、積層されたセラミックシートによって積層チップの骨格を形成し、内部導体によって積層チップ内にコイル導体を形成し、その始端と終端とがそれぞれ別の外部電極端子に接続してなる積層チップインダクタであって、上記セラミックシートが磁性体シートであり、外部電極端子への引き出し部を除く上記内部導体が包含されるように、積層チップ内にドーナツ状の非磁性体の領域を形成したことを特徴とする積層チップインダクタ。

【請求項3】 セラミックシートと内部導体とを積層して得られる積層体において、積層されたセラミックシートによって積層チップの骨格を形成し、内部導体によって積層チップ内にコイル導体を形成し、その始端と終端とがそれぞれ別の外部電極端子に接続してなる積層チップインダクタであって、上記セラミックシートが磁性体シートであり、外部電極端子への引き出し部を除く上記内部導体を個別に包み込むように、積層チップ内に非磁性体の領域を形成したことを特徴とする積層チップインダクタ。

## 【図面の簡単な説明】

【図1】 本考案の一実施例において作成された積層チップ\*

2

\* プインダクタの縦断面図である。

【図2】 本考案の別の実施態様において作成された積層チップインダクタの縦断面図である。

【図3】 本考案のさらに別の実施態様において作成された積層チップインダクタの縦断面図である。

【図4】 従来の積層チップインダクタにおいて、スラリビルド法による積層工程を説明するための平面図である。

【図5】 従来の積層チップインダクタにおいて、グリーンシート法による積層工程を説明するための積層分解斜視図である。

【図6】 同図(a)ないし(d)は図1に示した積層チップインダクタの製造工程を説明するための斜視図である。

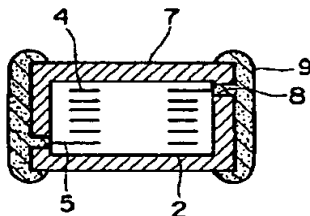
【図7】 同図(a)ないし(o)は図2に示した積層チップインダクタの製造工程を説明するための平面図である。

【図8】 同図(a)ないし(q)は図3に示した積層チップインダクタの製造工程を説明するための平面図である。

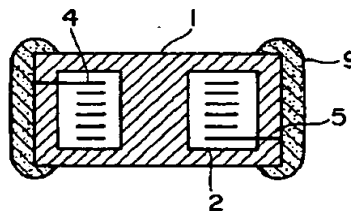
## 【符号の説明】

- 1 磁性体ペースト
- 2 非磁性体ペースト
- 3 グリーンシート
- 4 内部導体
- 5 導体引き出し部
- 6 スルーホール
- 7 磁性体のコート
- 8 導体引き出し穴
- 9 外部電極
- 10 非磁性体セラミック積層体
- 11 焼成体

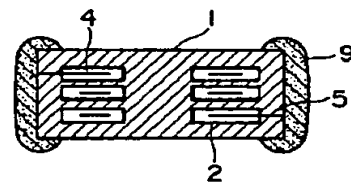
【図1】



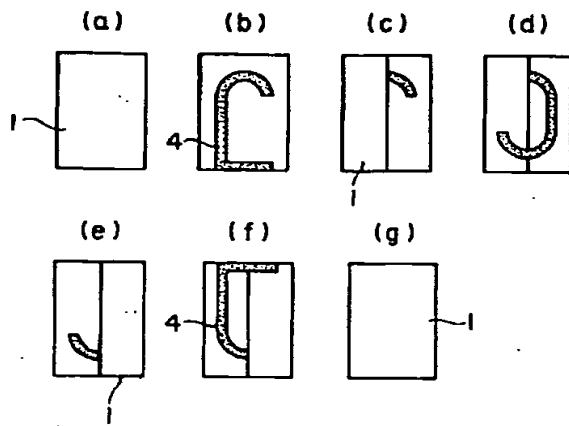
【図2】



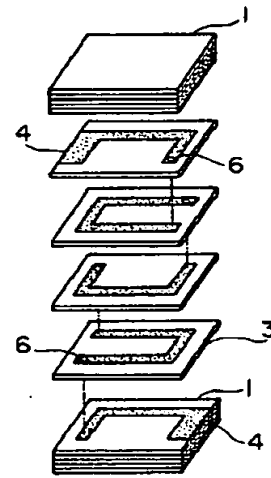
【図3】



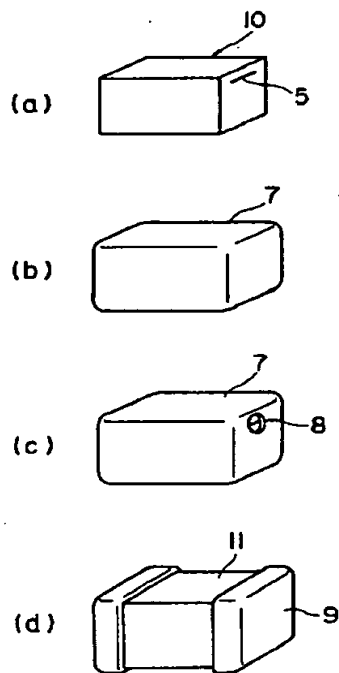
【図4】



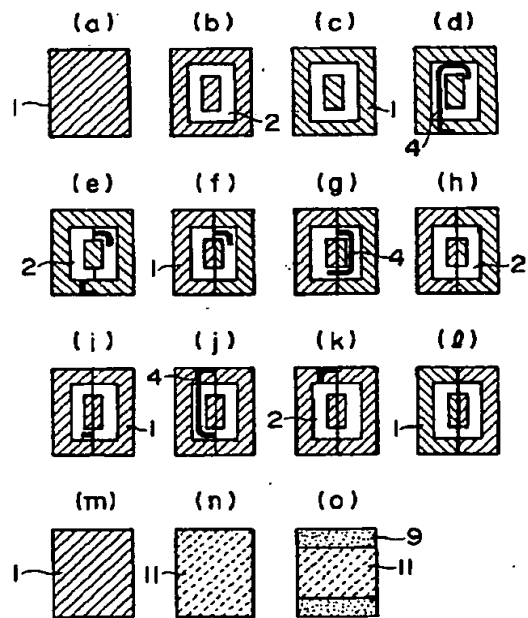
【図5】



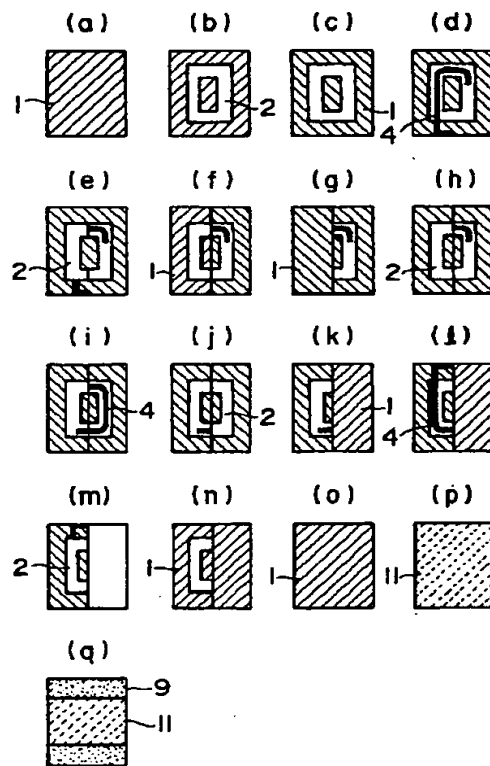
【図6】



【図7】



〔図8〕



## 【考案が解決しようとする課題】

しかしながら、磁性体内に磁性体と接するようにコイル導体を埋設し積層チップインダクタでは、磁性体コイル導体とが同時焼成されるためコイル導体と磁性体との焼成時の収縮率の差、あるいはコイル導体と磁性体張率の差によって、内部に応力歪みが発生する。

【0007】

ハンダ付け等の熱衝撃や外部からの応力によって、この内部応力歪み変化し、結果としてインダクタンス値 $L$ が変動するという課題があり、%の偏差の積層チップインダクタを作成することは実質上困難であった。

【0008】

ちなみに、磁性体の初透磁率 $\mu_1$ は数 $1$ によって表わされ、内部応力率に影響を与えることがわかる。

【0009】

【数1】

$$\mu_1 = \frac{M_s^2}{a k_1 + b \lambda \delta}$$

ここに $K_1$ は結晶磁気異方性定数、 $\lambda$ は磁歪定数( $\delta \parallel 1$ )、 $M_s$ は飽和磁化である。

【0010】

したがって本考案の目的は、コイル導体が磁性体に接して埋設されているに発生する焼成時の内部応力やハンダ付けなどの外部応力に影響されず、インダクタンス値が変動することのない積層チップインダクタを提供することにある。

【0011】

## 【課題を解決するための手段】

本考案者達は、上記目的を達成すべく、コイル導体が直接磁性体と接し磁性体内に埋設されている点に鑑み、研究を進めた結果、磁性体とコイル導体とに発生する応力歪みとこれによる磁性体の初透磁率の変化を回避するため力歪みの発生するコイル導体全体を、あるいはその周囲を非磁性体で包み

## 【考案の詳細な説明】

【0001】

【産業上の利用分野】

本考案は積層チップインダクタに関する。

【0002】

【従来の技術】

積層チップインダクタの製造方法には、導体ペーストと磁性体ペーストとを交互にスクリーン印刷するいわゆるスラリービルド法と、磁性体スラリーから得られるグリーンシートの所定位置に設けたスルーホールによって該シート上に印刷された内部導体を接続するいわゆるグリーンシート法とがあり、上記いずれの方法でもその積層工程では、ある面積に多数個同時に印刷されるので、積層終了後、所定のチップ寸法に応じて裁断される。

【0003】

図4は最も簡単な巻数1の場合を例にスラリービルド工法を示した平面図であって、印刷された磁性体シート1(同図a)の上に、一方の導体引き出し部を有する内部導体4を印刷(同図b)した後、磁性体シートの印刷と内部導体の印刷(同図cないしe)とを交互に行い、最後に他方の導体引き出し部を有する内部導体を印刷し(同図f)、さらに同図aと同様な磁性体シートを印刷して導体コイルを磁性体中に形成する。

【0004】

また、図5はグリーンシート法における積層分解斜視図であって、磁性体のスラリーから得られたグリーンシート3上に印刷された内部導体4が該シートの所定位置に設けられたスルーホール6によって接続されるように順次積層するとともに、これらシートの上下にスルーホールを設けていない複数のシートをそれぞれ重ねて圧着し積層体とする。

【0005】

上記いずれの方法においても、磁性体とコイル導体とは同時焼成され、さらに焼成体の端面に外部電極が付与される。

【0006】

応力歪みの影響のない領域すなわちその外側に磁性体を配するようにすれば上記課題が解決できることを見出し本考案に到達した。

【0012】

したがって本考案はセラミックシートと内部導体とを積層して得られる積層体において、積層されたセラミックシートによって積層チップの骨格を形成し、内部導体によって積層チップ内にコイル導体を形成し、その始端と終端とがそれぞれ別の外部電極端子に接続してなる積層チップインダクタであって、以下の(1)ないし(3)のいずれかを特徴とする積層チップインダクタを提供するものである。

【0013】

(1) 上記セラミックシートが非磁性体シートであり、上記コイル導体の外部電極端子への引き出し穴を除く上記積層体の全表面に磁性体のコートが形成されていること。

【0014】

(2) 上記セラミックシートが磁性体シートであり、外部電極端子への引き出し部を除く上記内部導体が包含されるように、積層チップ内にドーナツ状の非磁性体の領域を形成したこと。

【0015】

(3) 上記セラミックシートが磁性体シートであり、外部電極端子への引き出し部を除く上記内部導体を個別に包み込むように、積層チップ内に非磁性体の領域を形成したこと。

【0016】

【作用】

フェライトのような磁性体は応力を受けると特性が変化するが、本考案のように、コイル導体と接するセラミックを非磁性体としたことにより、同時焼成による内部応力歪みが発生しても、ハンダ付け等の熱衝撃や外部からの応力があっても、そのため応力によって磁気特性が変動するようなことがない。

【0017】

【実施例1】

図1は本実施例において作成された積層チップインダクタの縦断面図、図6は図1に示した積層チップインダクタの製造工程を説明するための斜視図であって、これらの図を参照して以下説明する。

【0018】

(1) 非磁性体セラミック材料を使用して、図4に示したスラリービルド工法あるいは図5に示したグリーンシート工法によって、周回する内部導体を持つ非磁性体セラミック積層体10（図6a）を作成した。

【0019】

(2) 端面に導体引き出し部5を有する上記積層体10の全表面に磁性体ペーストの印刷あるいは磁性体ペーストへのディップ及び乾燥を複数回繰り返すことにより、磁性体のコート7を施した（同図b）。

【0020】

(3) この積層チップの端面に導体引き出し穴8をドリル等で開けた後、焼成して焼結体11とした（同図c及びd）。

【0021】

(4) 上記焼結体の両端面に外部電極9を塗布、乾燥の後焼きつけて完成品とした（同図d）。

【0022】

以上により完成した積層チップインダクタの断面図は図1の通りであり、非磁性体シート2からなるセラミック積層体10中に内部導体4が埋設され、該積層体の周囲は磁性体コート7で覆われている。

【0023】

【実施例2】

図2は本実施例において作成された積層チップインダクタの縦断面図、図7は図2に示した積層チップインダクタの製造工程を説明するための平面図であって、これらの図を参照して以下説明する。

【0024】

(1) 積層工程は図7(a)～(m)であり、工程順に列举すると、(a) 磁性体ペースト1を印刷した磁性体シートの作製、乾燥、(b) 非磁性体ペースト

2の印刷、乾燥、(c)磁性体ペースト1(同図(b)の非磁性体ペースト以外の部分)の印刷、(d)内部導体4の印刷スタート、(e)1/2非磁性体ペースト2の印刷、(f)1/2磁性体ペースト1印刷、(g)1/2内部導体4印刷、(h)1/2非磁性体ペースト2印刷、(i)1/2磁性体ペースト1印刷、(j)内部導体4印刷フィニッシュ、(k)1/2非磁性体ペースト2印刷、(l)1/2磁性体ペースト1印刷、(m)磁性体ペースト1印刷である。

#### 【0025】

なお、ペースト等の図示に当っては、非磁性体ペーストは白地とし、磁性体ペーストはハッチングで示し、相前後するシート同士ハッチングの方向を変えて区別した。

(2)各シートの印刷、積層により得られた積層体を焼成(同図n)後、外部電極9を導体ペーストの塗布、乾燥、焼き付けにより付与する(同図o)。

(3)以上により完成した積層チップインダクタの断面図は図2の通りであり、外部電極端子への引き出し部を除く内部導体4が包含されるように、積層チップ内にドーナツ状の非磁性体領域が形成されている。

#### 【0026】

##### 【実施例3】

図3は本実施例において作成された積層チップインダクタの縦断面図、図8は図3に示した積層チップインダクタの製造工程を説明するための平面図であって、これらの図を参照して以下説明する。

#### 【0027】

(1)積層工程は図8(a)～(o)であり、工程順に列举すると、(a)磁性体ペースト1の印刷、(b)非磁性体ペースト2の印刷、(c)磁性体ペースト1の印刷、(d)内部導体4の印刷スタート、(e)1/2非磁性体ペースト2印刷、(f)1/2磁性体ペースト印刷、(g)1/2磁性体ペースト1印刷、(h)1/2非磁性体ペースト2印刷、(i)1/2内部導体4印刷、(j)1/2非磁性体ペースト2印刷、(k)1/2磁性体ペースト1印刷、(l)1/2内部導体4印刷フィニッシュ、(m)1/2非磁性体ペースト2印刷、(n)1/2磁性体ペースト1印刷、(o)磁性体ペースト1印刷である。



なお、ペースト等の図示は実施例2の要領に従った。

【0028】

(2) 得られた積層体の焼成(同図p)後、焼成体の端面に導体ペーストの塗布、乾燥、焼付けにより外部電極9を付与した(同図q)。

【0029】

(3) 以上により完成した積層チップインダクタの断面図は図3の通りであり、外部電極端子への引き出し部を除く内部導体4を個別に包み込むように積層チップ内に非磁性体領域が形成されている。

【0030】

【考案の効果】

以上説明したように、従来の積層チップインダクタでは、コイル導体が磁性体中に磁性体に接して埋設されており、磁性体とコイル導体との間に生じる内部応力やハンダ付けなど外部応力によりインダクタンス値の変動が避けられなかった点に対し、本考案の積層チップインダクタでは、コイル導体の全体あるいは各内部導体を個別に非磁性体で包み込むようにし、応力歪みの影響のない領域に磁性体を配するようになっているので、 $\pm 0 \sim 5\%$ という狭偏差タイプの積層チップインダクタの提供が可能となった。



Creation date: 10-18-2004  
Indexing Officer: KRUCKER - KIMERLEE RUCKER  
Team: OIPEBackFileIndexing  
Dossier: 10041065

Legal Date: 09-12-2003

| No. | Doccode | Number of pages |
|-----|---------|-----------------|
| 1   | A...    | 2               |
| 2   | REM     | 1               |

Total number of pages: 3

Remarks:

Order of re-scan issued on .....